

PATENT ABSTRACTS OF JAPAN

1J

(11)Publication number : 60-065348

(43)Date of publication of application : 15.04.1985

(51)Int.Cl.

G06F 11/22

(21)Application number : 58-173539

(71)Applicant : PANAFACOM LTD

(22)Date of filing : 20.09.1983

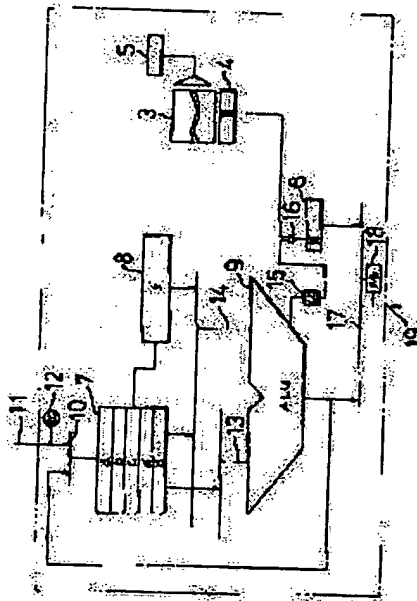
(72)Inventor : GOTO TOSHIO
MIZUTANI TAKAAKI

(54) DIAGNOSIS SYSTEM FOR ARITHMETIC UNIT

(57)Abstract:

PURPOSE: To perform the diagnosis of an arithmetic unit with high reliability with no deterioration of performance by starting a diagnosis program to an instruction fed from a central processing unit only in an idle period of the arithmetic unit.

CONSTITUTION: A central processing unit CPU performs repetitively the reading and decoding of instructions, an operand calculation and the reading of data respectively. When it is decided that the instruction under decoding is equal to that to an arithmetic unit, this instruction is informed to the related arithmetic units. The arithmetic unit received an instruction sets the diagnosis flag of a diagnosis control register 5 at "0", and reads a program out of a control memory 3 with the start of the CPU to execute the instruction. When the decoded instruction is not equal to that related to the own arithmetic unit, the diagnosis flat of a diagnosis control register 6 is set at "1". Then the arithmetic unit sets the head address of the diagnosis program to a program counter 18 in response to a fact that the diagnosis flag is changed to 1 from 0 and then reads an idle time diagnosis program out of the memory 3 to start the execution of the program.



Copyright(C); 2003-2004 JPO and NCIP.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 昭60-65348

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)4月15日

G 06 F 11/22

6913-5B

審査請求 未請求 発明の数 1 (全5頁)

⑬ 発明の名称 演算装置診断方式

⑯ 特 願 昭58-173539

⑰ 出 願 昭58(1983)9月20日

⑱ 発 明 者 後 藤 敏 雄 大和市深見西4丁目2番49号 パナフアコム株式会社内
⑲ 発 明 者 水 谷 能 明 大和市深見西4丁目2番49号 パナフアコム株式会社内
⑳ 出 願 人 パナフアコム株式会社 大和市深見西4丁目2番49号
㉑ 代 理 人 弁理士 松岡 宏四郎

明 細 書

1. 発明の名称

演算装置診断方式

2. 特許請求の範囲

(1) 中央処理装置により制御され、独自のマイクロプログラム又は制御プログラムを備えた演算装置に、上記中央処理装置が命令を発する度にその命令が上記演算装置に対する命令である第1の状態か上記演算装置以外に対する命令である第2の状態かを保持する手段と、上記保持内容が第1の状態から第2の状態に変化したときにのみ上記演算装置の診断プログラムを起動し、第2の状態から第1の状態に変化した時に前記診断プログラムを終結させる手段と、診断時に所定のレジスタに予めセットされているデータから所定の関係を有する複数のデータを夫々異なった演算により作成する手段と、上記マイクロプログラム又は制御プログラムの指定ビットがオンのとき上記複数のデータの関係が期待どおりでないときエラーフラグをセットする手段と、上記演算装置の起動時に

上記セットされているエラーフラグにตอบสนองして上記中央処理装置に割り込みを発する手段とを備えて上記演算装置の診断をなすようにしたことを特徴とする演算装置診断方式。

(2) 上記演算装置を複数設け、各演算装置毎に上記各手段を設けたことを特徴とする特許請求の範囲第1項記載の演算装置診断方式。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明は演算装置診断方式に係り、特に演算速度に影響を与えずに装置の診断を行ない、その信頼性を高め得る演算装置診断方式に関する。

(2) 技術的背景

中央処理装置の演算装置はその演算動作が正常に実行されているか否かのチェックのために診断が行なわれる。

その診断には、必要に応じて決まる各種形式のものがあるが、その診断に用いられるデータ及びプログラムとの関係において診断を適時に行ない得ず、その形式によってはシステムの性能の低下

になる等、なお改善されるべき余地が残されており、これは演算装置数の増大につれて一層顕著になって来ている。

従来の技術と問題点

従来の演算装置の診断には、電源投入時の初期診断、プログラムローディング(IPL)時の診断、パトリール診断などがあり、これらの診断は主に演算結果のデータチェックをなして行なっている。しかし、チェックデータは常に均一データでありそのデータ量が少ないばかりでなく、一旦プログラムが走行するとなかなか診断に入れないほか、パトリール診断においてその数を増加しようとするシステム性能の低下を招来する等の欠点がある。

発明の目的

本発明は上述したような従来診断方式の有する欠点に鑑みて創案されたもので、その目的は演算装置のあき時間に診断を行ないその性能を低下させずにその信頼性を高め得る演算装置診断方式を提供することにある。

演算装置の診断をなすようにしたものである。

発明の実施例

以下、添付図面を参照しながら本発明の実施例を説明する。

第1図は本発明実施例の概略構成を示し、第2図は第1図実施例の演算装置の詳細図である。第1図において、1は中央処理装置を示し、2₁、2₂、・・・2_nは各種演算装置例えば浮動小数点演算装置、10進演算装置、関数演算装置等である。

第2図において、3、4、5は夫々、演算装置を制御する制御記憶装置、制御レジスタ、プログラムカウンタであり、その起動はマイクロプログラム又は診断制御レジスタ6によって生ぜしめられる。レジスタ6はあき時間の診断に関するコマンド情報、状態表示、エラー情報を格納している。

演算装置の演算部は演算レジスタ7、倍数器8、演算器9にて構成される。その演算レジスタ7の入力はマルチプレクサ10を介して中央演算装置1(第1図参照)へ接続されている演算バス11

発明の構成

そして、この目的達成のため、本発明方式は中央処理装置により制御され、独自のマイクロプログラム又は制御プログラムを備えた演算装置に、上記中央処理装置が命令を発する度にその命令が上記演算装置に対する命令である第1の状態から上記演算装置以外に対する命令である第2の状態から第2の状態に変化したときにのみ上記演算装置の診断プログラムを起動し、第2の状態から第1の状態に変化した時に前記診断プログラムを終結させる手段と、診断時に所定のレジスタに予めセットされているデータから所定の関係を有する複数のデータを夫々異なった演算により作成する手段と、上記マイクロプログラム又は制御プログラムの指定ビットがオンのとき上記複数のデータの関係が期待どろりにないときエラーフラグをセットする手段と、上記演算装置の起動時に上記セットされているエラーフラグにตอบสนองして上記中央処理装置に割り込みを発する手段とを備えて上記

又は演算器9の出力へ接続される。演算バス11には、パリティチェック回路12が接続されている。13、14は内部演算バスである。

15は演算器9に接続されたコンディショニングコード発生器であり、その出力は制御レジスタ4のチェックビット(CKビット)出力と共にアンドゲート16へ接続される。アンドゲート16の出力は診断制御レジスタ6のエラーフラグ(第3図のビット2)及びエラー番号(第3図のビット3～7)のセット入力に接続されている。

17は出力バスで、18は出力バス17のデータにパリティビットを付加するためのパリティジェネレータである。19は中央処理装置側演算バスである。

次に、本発明による演算装置の診断態様を説明する。

中央処理装置1での動作は第4図に示されるように、命令の読み出し(Fetch)、命令の解釈(decode)、オペランド計算及びデータの読み出し(Read)、そして実行の順に繰り返して行なわれ

る。

このような動作中の第4図decodeのタイミングで中央処理装置が命令解釈を行ない、その命令が演算装置に対するものであれば、関連演算装置に通知する。その演算装置は第4図decodeのタイミングで自己の装置に関する命令であれば、診断制御レジスタ5の診断フラグ(ビット1)を"0"とし、中央処理装置による起動待ち状態となる。そして、中央処理装置より起動がかかると、その演算装置は指定された演算命令(そのプログラムは制御記憶装置3から読み出される。)を実行する。

第4図decodeのタイミングで自己の演算装置に関する命令でなければ、診断制御レジスタ6の診断フラグ(ビット1)を"1"とする。演算装置は診断フラグが"0"から"1"になることに応答してプログラムカウンタ5に診断プログラム先頭アドレスをセットし、第5図に示すような制御記憶装置3からあき時間診断プログラムを読み出してその実行を開始する。

このような状態にある演算装置に対し演算命令の起動かけられると、診断制御レジスタ6のエラーフラグが"1"になっているからその演算命令は実行されず、中央処理装置1に対し割り込みかけられる。中央処理装置1ではその割り込み内容を解析し、リトライ処理、ファームウェアによる実行、その演算装置の切り換え処理等を行なう。

なお、上述の演算装置には、上記例示のものだけでなく、中央処理装置に接続されるチャンネル装置内のプロセッサも含まれる。

④発明の効果

以上述べたように、本発明によれば、

- ①演算装置の演算速度を低下させることなく診断を行ない得て、
- ②その演算装置の信頼性の向上を享受すると共に、
- ③システムの性能低下をも防止し得る、等の効果が得られる。

4. 図面の簡単な説明

第1図は本発明実施例の概略構成図、第2図は

この実行に先立って、演算レジスタの(a)に初期値又は前演算結果が格納されておりその内容を基に診断が進められる。

演算器9の演算結果のチェックは制御レジスタ4のckビットが"1"の時演算結果を基にして発生されるコンディションコードが期待値と一致しているか否かを判定し、期待値どおりであれば順次診断プログラムを実行し、一連の診断が終了すると、演算レジスタ1の(a)の内容に1を加算して上述と同様の診断を繰り返す。

このような通常の診断は第4図decodeのタイミングで命令が自己の演算装置に関する命令である場合に診断制御レジスタ6の診断フラグ(第3図のビット1)が"1"から"0"となったとき終了する。

上述のコンディションコードと期待値とが一致しない場合には、診断制御レジスタ6のエラーフラグ(第3図のビット2)とエラー番号(第3図のビット3~7)をセットし、診断命令を中断する。

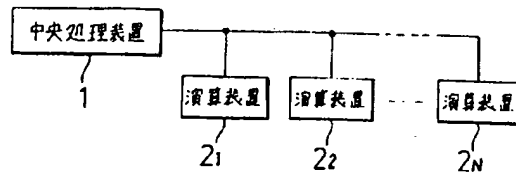
第1図実施例の演算装置の詳細図、第3図は診断制御レジスタにセットされる内容を示す図、第4図は中央処理装置の処理フローチャート、第5図は診断プログラムによる演算フローチャートである。

図中、1は中央処理装置、2Ⅰ、2Ⅱ、…、2Ⅲは演算装置、3は制御記憶装置、4は制御レジスタ、5はプログラムカウンタ、6は診断制御レジスタ、7は演算レジスタ、8は倍數器、9は演算器、10はマルチプレクサ、15はコンディションコード発生器である。

特 許 出 願 人 富士通株式会社
代理人 弁 理 士 松岡 宗四郎



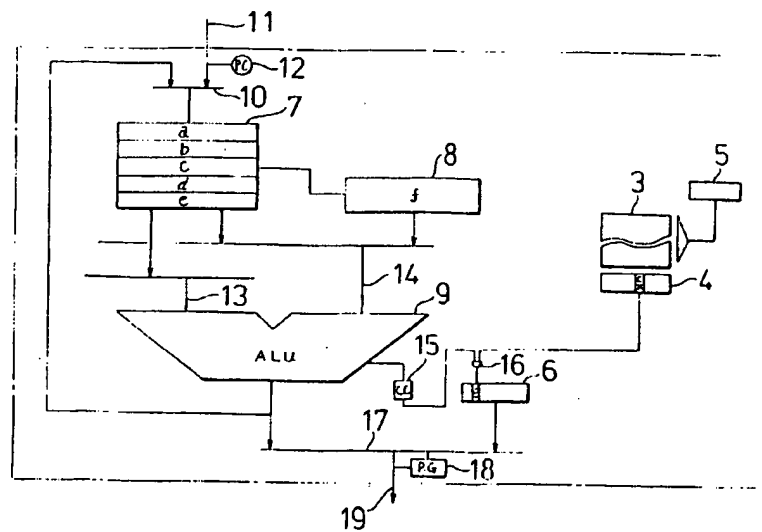
第 1 図



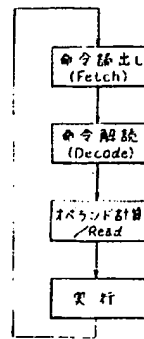
第 3 図

0	1	2	3	4	5	6	7	8	9	10~15
I	S	E	E	E	E	E	E	E	E	E
N	T	E	N	O	N	O	E	C	R	E

第 2 図



第 4 図



第 5 図

